



Plano de Ensino

Universidade Federal do Espírito Santo

CEUNES - Centro Universitario Norte Do Espirito

Curso: Engenharia da Computação - São Mateus

Departamento Responsável: Departamento de Computação e Eletrônica - CEUNES

Data de Aprovação (Art. nº 91):

DOCENTE PRINCIPAL : ANIBAL COTRINA ATENCIO

Matrícula: 2307743

Qualificação / link para o Currículo Lattes: Doutor / 8677243292341815

Disciplina: SISTEMAS DIGITAIS

Código: DCE08399

Período: 2019 / 1

Turma: 1

Pré-requisito:

Carga Horária Semestral: 60

Disciplina: DCE08142 - ELETRÔNICA DIGITAL

Distribuição da Carga Horária Semestral

Créditos: 3

Teórica

Exercício

Laboratório

45

0

15

Ementa:

Controladores, microprogramação. Metodologias de Desenvolvimento. Linguagem de descrição de hardware. Unidades aritméticas e lógicas. Aplicações. Arquitetura de computadores.

Objetivos Específicos:

Conteúdo Programático:

Introdução ao sistemas digitais e às metodologias de desenvolvimento de circuitos digitais

Introdução a linguagem de descrição de hardware

Projeto lógico combinacional

Projeto lógico sequencial e blocos controladores

Componentes de blocos operacionais (como unidades aritméticas lógicas)

Projeto em nível de transferência de registros

Componentes de memória

Hierarquia em projetos

Implementação física: circuitos integrados e lógica programável

Síntese de hardware de baixa complexidade

Processadores programáveis, microprogramação e aplicações em arquitetura de computadores

Metodologia:

Aula expositiva dialogada com auxílio de retroprojeter, quadro branco e pinceis

Lista de exercícios

Atividades complementárias

Aulas de simulação

Aulas de laboratório

Trabalho prático

Critérios / Processo de avaliação da Aprendizagem :

$MP = 0,7 \times (P1 + P2)/2 + 0,2 \times NL + 0,1 \times T$

MP: Média parcial

P1, P2 Notas das provas a serem aplicadas

NL: Nota de laboratório

T: Nota de Trabalho

$MF = (MP + PF)/2$

MF: Média final

PF: Nota da prova final

Bibliografia básica:

Wakerly, J.F. Digital Design Principles and Practices. 3rd Edition, Prentice Hall. 2000.
Mano, M.M.; C.H. Klime: Logic and Computer Design Fundamentals. 2nd ed. Prentice Hall. 2000.
Ercegovac, Milos; Lang, Tomás; Moreno, Jaime H. Introdução aos Sistemas Digitais, Ed. Bookman, 2000.
Tocci, Ronaldo J., Sistemas Digitais: Princípios e Aplicações. 8. ed. - São Paulo. Prentice Hall, 2003.

Bibliografia complementar:

Cronograma:

Aula	Data	Descrição	Exercícios	Observações
01	12/03/2019	Recepção de estudantes		
02	14/03/2019	Apresentação da disciplina, Introdução aos sistemas digitais		
03	19/03/2019	Introdução a Quartus		
04	21/03/2019	Sistemas digitais, metodologias de desenvolvimento de circuitos digitais		
05	26/03/2019	Introdução a linguagem de descrição de hardware		
06	28/03/2019	Projeto lógico combinacional: processo de projeto		
07	02/04/2019	Projeto lógico combinacional: vhdl		
08	04/04/2019	Projeto lógico sequencial - blocos de controle: máquina de estado finitos		
09	09/04/2019	Projeto lógico sequencial - blocos de controle: vhdl		
10	11/04/2019	Projeto lógico sequencial - blocos de controle: blocos de controle		
11	16/04/2019	Projeto lógico sequencial - blocos de controle: vhdl		
12	18/04/2019	Componentes de blocos operacionais: registradores, somadores, deslocadores, contadores		
13	23/04/2019	Componentes de blocos operacionais: vhdl		

Aula	Data	Descrição	Exercícios	Observações
14	25/04/2019	Componentes de blocos operacionais: multiplicadores, subtratores, alu, banco de registradores		
15	30/04/2019	Componentes de blocos operacionais: vhdI		
16	02/05/2019	Revisão		
17	07/05/2019	Prova 1		
18	09/05/2019	Projeto em nível de transferência entre registradores		
19	14/05/2019	Projeto RTL: vhdI		
20	16/05/2019	Descrição em nível comportamental		
21	21/05/2019	Projeto RTL estendido: Logisim		
22	23/05/2019	Otimização em projeto RTL		
23	28/05/2019	Otimização em projeto RTL: vhdI		
24	30/05/2019	Componentes de memória		
25	04/06/2019	Componentes de memória: Logisim		
26	06/06/2019	Hierarquia em projetos		
27	11/06/2019	Hierarquia em projetos: vhdI		
28	13/06/2019	Implementação física: ics, fpga		
29	18/06/2019	Síntese de hardware de baixa complexidade: vhdI e fpga (i)		
30	20/06/2019	implementação física: outras tecnologias		
31	25/06/2019	Síntese de hardware de baixa complexidade: vhdI e fpga (ii)		
32	27/06/2019	Processadores programáveis e microprogramação		
33	02/07/2019	Síntese de hardware de baixa complexidade: vhdI e fpga (iii)		
34	04/07/2019	Revisão		
35	09/07/2019	Prova 2		
36	16/07/2019	Prova final		

Observação:



UNIVERSIDADE FEDERAL DO ESPÍRITO SANTO

PROTOCOLO DE ASSINATURA



O documento acima foi assinado digitalmente com senha eletrônica através do Protocolo Web, conforme Portaria UFES nº 1.269 de 30/08/2018, por
MARCUS VINICIUS DE ALMEIDA - SIAPE 1993319
Departamento de Computação e Eletrônica - DCE/CEUNES
Em 26/04/2022 às 10:06

Para verificar as assinaturas e visualizar o documento original acesse o link:
<https://api.lepisma.ufes.br/arquivos-assinados/455372?tipoArquivo=O>