



Plano de Ensino

Universidade Federal do Espírito Santo

Campus de São Mateus

Curso: Ciência da Computação - São Mateus

Departamento Responsável: Departamento de Computação e Eletrônica

Data de Aprovação (Art. nº 91): 25/02/2026

DOCENTE PRINCIPAL : HELCIO BEZERRA DE MELLO

Matrícula: 1814901

Qualificação / link para o Currículo Lattes: <http://lattes.cnpq.br/5616521119611944>

Disciplina: ARQUITETURA DE COMPUTADORES I

Código: DCE16378

Período: 2026 / 1

Turma: 3704.1

Pré-requisito:

Carga Horária Semestral: 90

Disciplina: DCE16361 - PROGRAMAÇÃO ESTRUTURADA

Disciplina: DCE16365 - ELEMENTOS DE LÓGICA DIGITAL

Distribuição da Carga Horária Semestral

Créditos: 5	Teórica	Exercício	Laboratório	Extensão
	60	0	30	0

Ementa:

Evolução da arquitetura dos computadores. Organização de computadores. Aritmética computacional. Processador. Introdução à linguagem de montagem. Sistemas de memória (cache, principal e virtual). Barramento e interconexão com dispositivos de entrada e saída de dados. Arquiteturas avançadas.

Objetivos Específicos:

Capacitar o aluno para identificar os componentes básicos de um computador. [Familiaridade]

Descrever a estrutura clássica da Máquina de Von Neuman. [Familiaridade]

Capacitar o aluno a descrever a representação de dados em componentes de computador (inteiros negativos e não negativos, representação de ponto flutuante). [Familiaridade]

Introduzir a representação e formato de instruções em linguagem de máquina, tipos de endereçamento, a implementação do caminho de dados e de controle, assim como a realização de operações aritméticas. [Familiaridade]

Descrever como uma instrução é executada em uma máquina de Von Neuman. [Familiaridade]

Construir programas básicos em linguagem de montagem, incluindo chamadas de subrotinas. [Familiaridade]

Mostrar como o desenvolvimento de programas em linguagem de alto nível são implementados em linguagem de montagem. [Uso]

Identificar as principais tipos de memória, explicando os efeitos de latência de memória no tempo de execução.

[Familiaridade]

Explicar os princípios de hierarquia de Memória, gerenciamento de memória, princípios de memória virtual. [Familiaridade]

Explicar como interrupções são usadas para implementar controle de entrada e saída de dados e transferência de dados.

[Familiaridade]

Identificar os vários tipos de barramentos em um sistema de computador. [Familiaridade]

Descrever as vantagens e limitações de arquiteturas RAID. [Familiaridade]

Descrever paralelismo em nível de instrução, e como são gerenciados com pipeline. [Familiaridade]

Capacitar o aluno quanto aos conceitos arquiteturais e técnicas de melhoria de desempenho, permitindo-o compreender a influência destas técnicas nos sistemas computacionais. [Familiaridade]

Conteúdo Programático:

Arquitetura de Von Neumann. Linguagem de Montagem. CPUs: projeto, unidade de controle, pipeline, barramento e interrupções. Memórias: tipos, organização e endereçamento, cache. Dispositivos de Entrada e Saída, DMA. Arquitetura de computadores típicos.

Metodologia:

A disciplina será ministrada através de estudos dirigidos intercalados com debates sobre os temas estudados utilizando o ambiente de aprendizagem Google Classroom como plataforma de aprendizagem e ambiente de construção de conhecimento coletivo. Alunos e professores utilizarão fóruns, chats, conferências web para trocarem opiniões e dúvidas sobre os conteúdos ministrados. Os resultados das experiências serão discutidas em posterior debate, quando as dúvidas existentes serão esclarecidas.

Critérios / Processo de avaliação da Aprendizagem :

2 provas parciais (peso 3 cada) e um trabalho (peso 4).

Bibliografia básica:

PATTERSON, David A.; HENNESSY John L. Computer Organization and Design, Fifth Edition: The Hardware/Software Interface. Elsevier, 2014.

STALLINGS, William. Arquitetura e Organização de Computadores: Projeto para o Desempenho. 8a ed. São Paulo: Prentice Hall, 2010.

TANENBAUM, Andrew S. Organização Estruturada de Computadores. 6a ed. São Paulo: Person Education do Brasil: Prentice Hall, 2013. xii, 449 p.

Bibliografia complementar:

WANG, Shuangbao Paul; LEDLEY, Robert S. Computer Architecture and Security: Fundamentals of Designing Secure Computer Systems. John Wiley & Sons, 2013.

ANIDO, Ricardo O. Linguagem de Montagem, 1a ed. Editora Campus, 2016.

IRVINE, Kip. Assembly Language for x86 Processors. 7th Edition. Prentice-Hall, 2014.

Bindal A., Fundamentals of Computer Architecture and Design. 2nd ed. Springer, 2019.

Harris D. Harris S., Digital Design and Computer Architecture. Edição: 2. Morgan Kaufmann Publishers, 2012.

Cronograma:**Observação:**



UNIVERSIDADE FEDERAL DO ESPÍRITO SANTO

PROTOCOLO DE ASSINATURA



O documento acima foi assinado digitalmente com senha eletrônica através do Protocolo Web, conforme Portaria UFES nº 1.269 de 30/08/2018, por
HELICIO BEZERRA DE MELLO - SIAPE 1814901
Departamento de Computação e Eletrônica - DCE/CEUNES
Em 24/02/2026 às 15:10

Para verificar as assinaturas e visualizar o documento original acesse o link: <https://api-lepisma.prod.uks.ufes.br/arquivos-assinados/1286892?tipoArquivo=O>